

# NCO IP の設定と出力周波数分解能 およびノイズ削減について

# macnica

株式会社マクニカ アルティマカンパニー

# はじめに

- **NCO IP コア は、生成する正弦波の周波数をパラメーター入力によりダイナミックに制御することができます**
- **本資料では、生成する正弦波の周波数と設定パラメーターの関係、およびノイズを削減する方法について説明します**
- **本資料は以下の資料を参照しています**
  - [NCO IP Core: User Guide](#)

# Agenda

1. 出力周波数分解能と  
アキュムレーター精度
2. 生成波のノイズ確認方法と  
削減方法
3. まとめ

# 1. 出力周波数分解能と アキュムレーター精度

**macnica**

# NCO IP コアで生成される正弦波

- NCO IP コアで生成される正弦波は 以下の式で与えられます

- $s(nT) = A \sin[2\pi(f_O + f_{FM})nT + \Phi_{PM} + \Phi_{DITH}]$

- $f_O$  : アキュムレーター精度 ( $\Phi_{INC}$ ) に基づく無変調出力周波数
- $f_{FM}$  :  $\Phi_{PM}$  に基づく周波数変調パラメータ
- $T$  : クロック周波数
- $\Phi_{PM}$  : 位相変調入力値  $P$  と、この値に使用されるビット数から計算される値
- $\Phi_{DITH}$  : 内部ディザリング値

参考資料 :

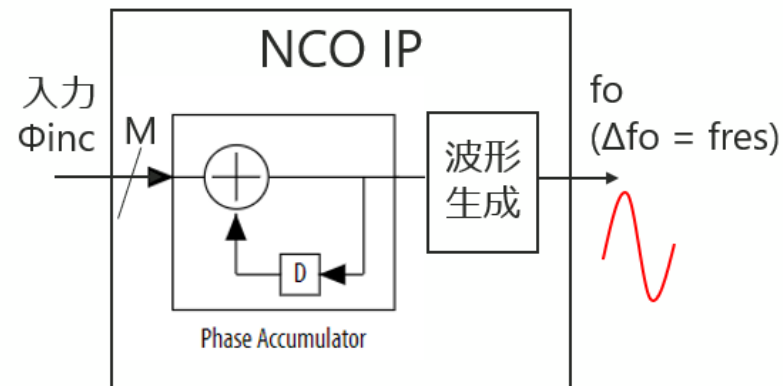
[NCO IP Core: User Guide](#)

[- 3. NCO IP Core Functional Description](#)

# 出力周波数の式と周波数分解能

- 出力周波数は以下の式で表されます

- 出力周波数:  $f_O = \Phi_{inc} \times f_{CLK} / 2^M$  [Hz]
  - $\Phi_{inc}$  : アキュムレーター加算値 (Phase Increment Value)
  - $f_{CLK}$  : クロック周波数 [Hz] (Clock Rate)
  - $M$  : アキュムレーター精度 [bits] (Phase Accumulator Precision)



- ここで  $\Phi_{inc} = 1$  の時の値 ( $f_{CLK} / 2^M$ ) を周波数分解能  $f_{res}$  となります

- $f_{res} = f_{CLK} / 2^M$  [Hz]

- 例1:  $f_{CLK} = 100\text{MHz}$ 、周波数分解能 =  $0.01\text{kHz}$  とする場合

- $f_{res} = (1 \times 100 \times 10^6) / 2^M \leq 0.01 \times 10^3$ 
  - $\Rightarrow 2^M \geq 1 \times 10^7$
  - $\Rightarrow M = 24$  ( $2^{24} = 16,777,216$ )

# 具体的な設定例

- クロック周波数 ( $f_{\text{CLK}}$ ) とアキュムレーター精度 (M) により分解能が決定されます
  - $\Phi_{\text{inc}}$  の値を +1 した際の  $f_0$  の変動値が異なります

	クロック周波数 $f_{\text{CLK}}$ [MHz]	アキュムレーター 精度 M [bits]	周波数分解能 $f_{\text{res}}$ [Hz]	アキュムレーター 加算値 $\Phi_{\text{inc}}$	出力周波数 $f_0$ [KHz]
1	100	24	5.96	90,597	540.000
2				90,598	540.006
3		25	2.98	181,194	540.000
4				181,195	540.003
5	200	24	11.92	45,302	540.042
6				45,303	540.054
7		25	5.96	90,597	540.000
8				90,598	540.006

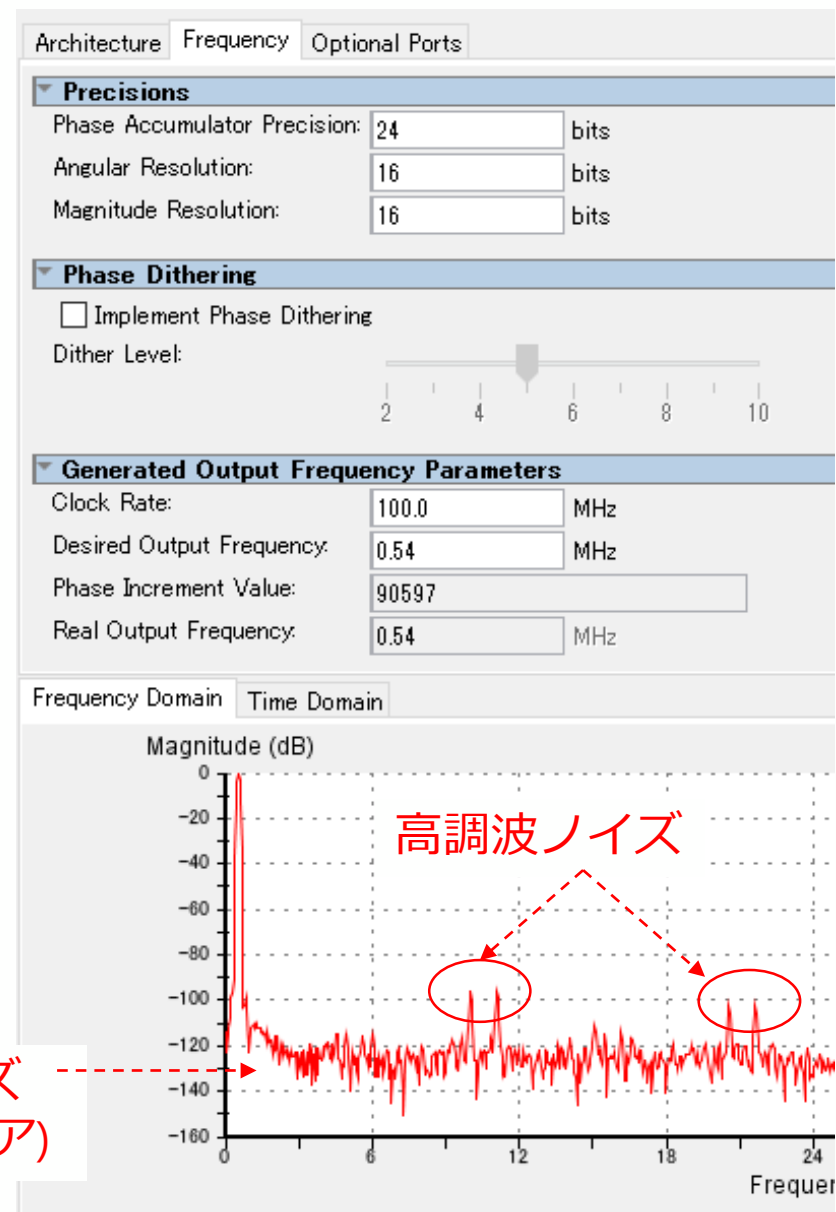
## 2. 生成波のノイズ確認方法 と削減方法

**macnica**



# 生成波のノイズの確認について

- NCO IP コアでは、設定パラメーターに対応した周波数解析結果および出力波形が Frequency タブに表示されます
  - 周波数解析結果 : Frequency Domain
  - 出力波形 : Time Domain
- 周波数解析結果より、高調波ノイズおよび量子化ノイズ (ノイズフロア) の状態が確認できます



# ノイズ削減 (1) : 高調波ノイズの削減

- **高調波ノイズは波形の歪みに起因する周波数成分です**

- 時間方向の量子化雑音と考えることができます

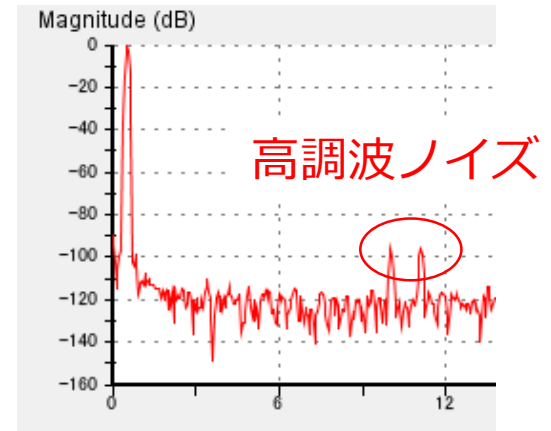
- **削減方法 1-1 : Dither の利用**

- 量子化誤差が最小化するようにランダムな丸めを行う方法です
  - 雑音の周期性が抑えられるため、高調波ノイズが抑制されます
  - 欠点として、ノイズフロアが上昇します

- **削減方法 1-2 : Angular Resolution の増加**

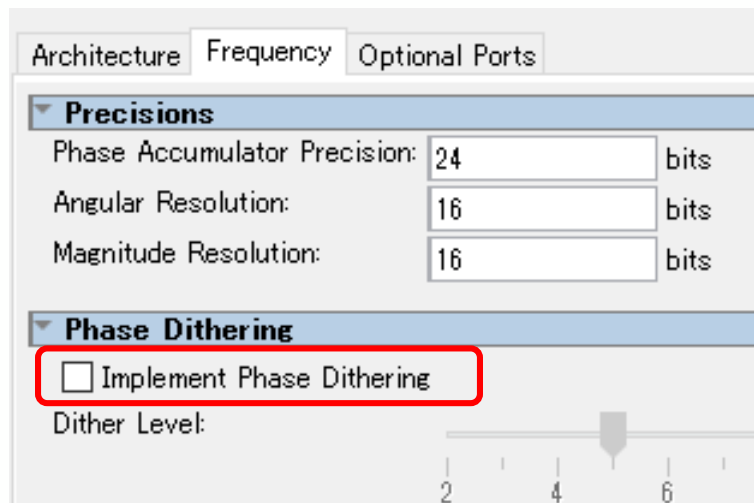
- 角度情報のビット精度を増加することで時間方向の量子化誤差が減少します
  - ノイズフロアの上昇はありませんが、使用する FPGA リソースが増加します

- **削減方法 1-1 と削減方法 1-2 を組み合わせた場合、パラメーターにより効果が出る場合と出ない場合があります**

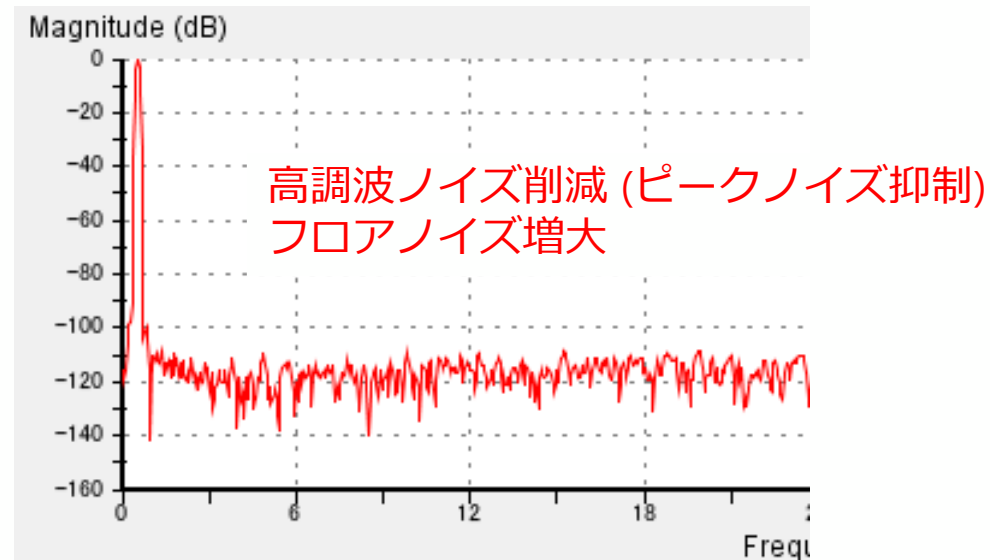
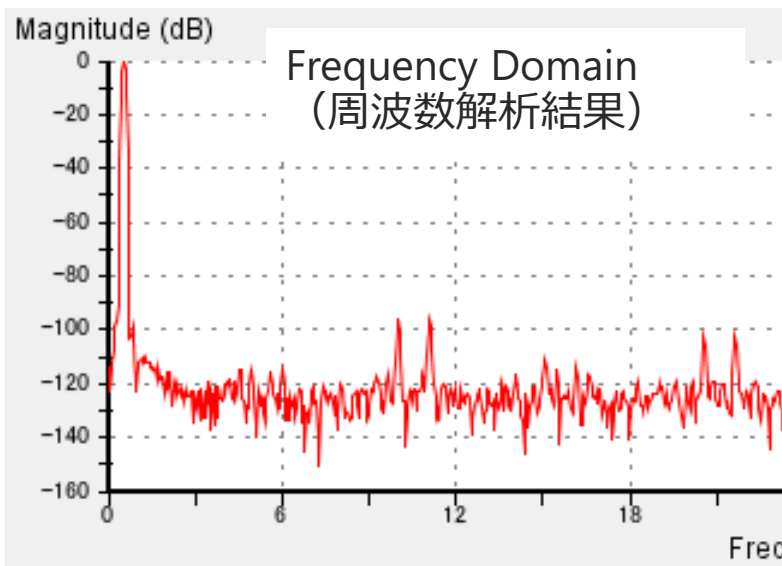
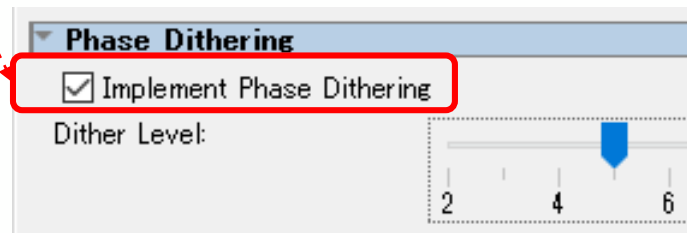


# 削減方法 1-1 : Dither の利用の設定例

## ● Dither の利用の設定例

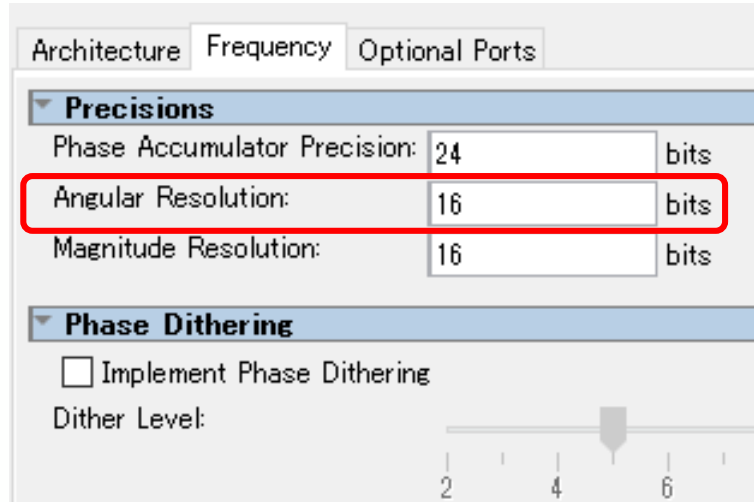


Implement Phase Dithering の設定 ON

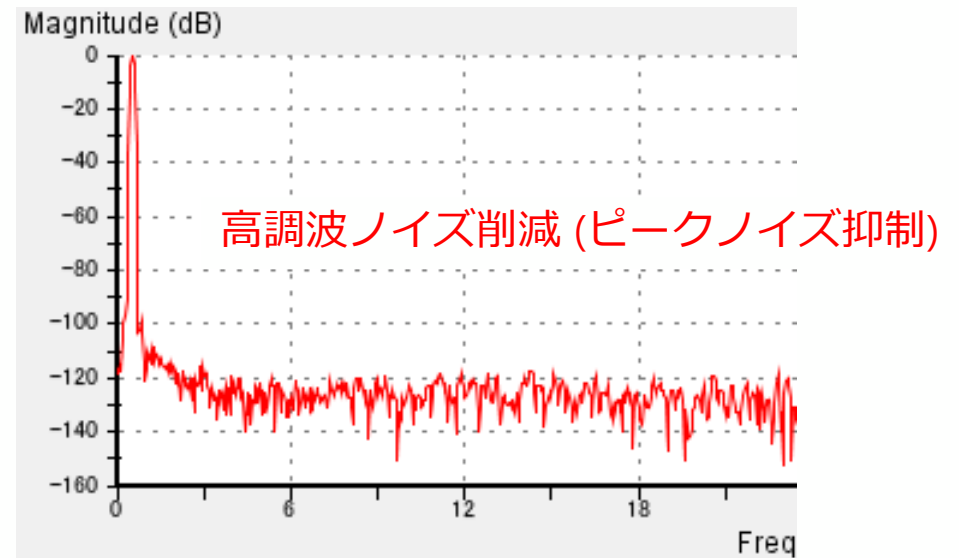
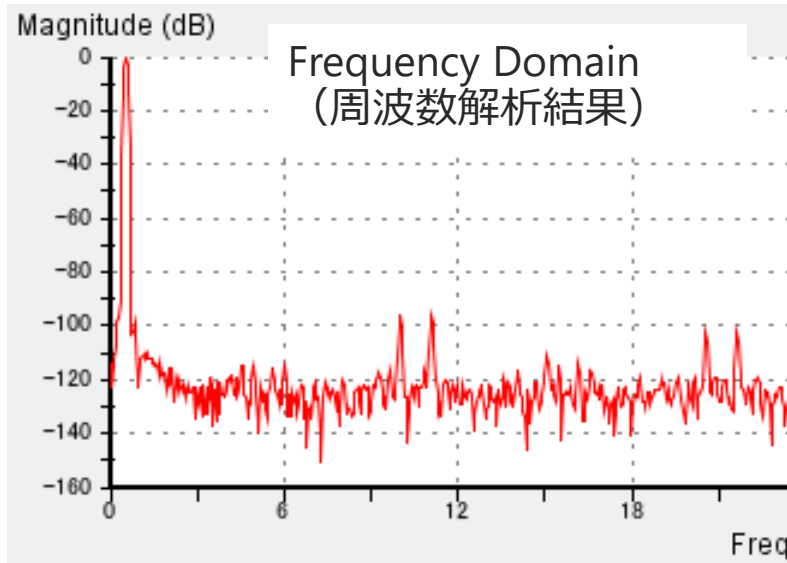
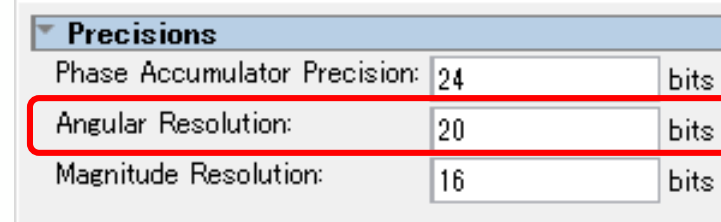


# 削減方法 1-2 : Angular Resolution の増加

## ● Angular Resolution の増加 の設定例

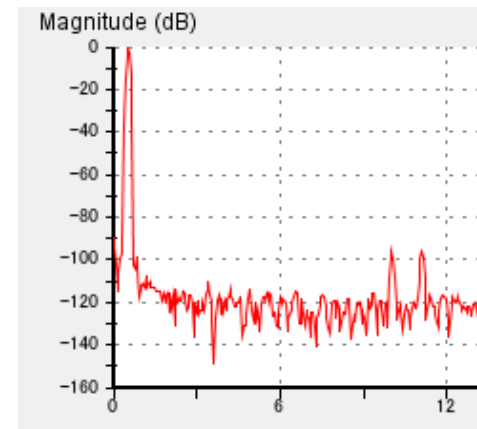


Angular Resolution  
16 → 20



# ノイズ削減 (2) : 量子化ノイズ (ノイズフロア)

- 量子化ノイズは振幅の量子化誤差による周波数成分です
  - 真の波形に疑似的にランダムな雑音が追加されたと考えられます
- 削減方法 2-1 : Magnitude Resolution の増加
  - 振幅のビット精度を増加することで量子化誤差が減少します
    - 使用する FPGA リソースは増加します
- 前述の高調波ノイズ削減の設定と相互に影響するので、IP 設定画面で解析結果を確認しながら調整します



# 削減方法 2-1 : Magnitude Resolution の増加の設定例

- Magnitude Resolution の増加に加えて、Angular Resolution の増加も必要です
  - フロアノイズ抑制に加えて、高調波ノイズも削減

Architecture Frequency Optional Ports

▼ Precisions

Phase Accumulator Precision: 24 bits

Angular Resolution: 16 bits

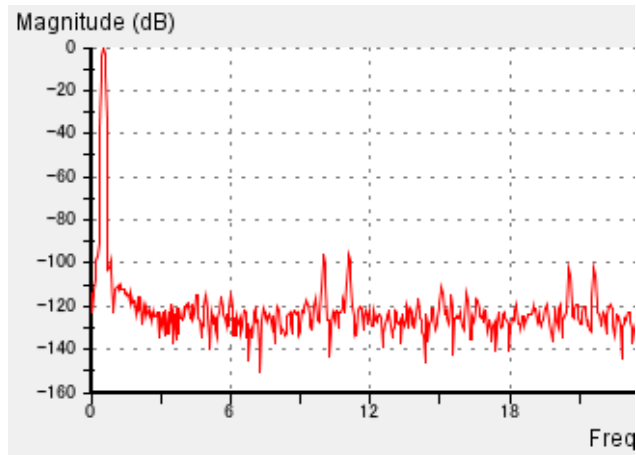
Magnitude Resolution: 16 bits

▼ Phase Dithering

Implement Phase Dithering

Dither Level: [Slider]

Magnitude Resolution  
16 → 20



Architecture Frequency Optional Ports

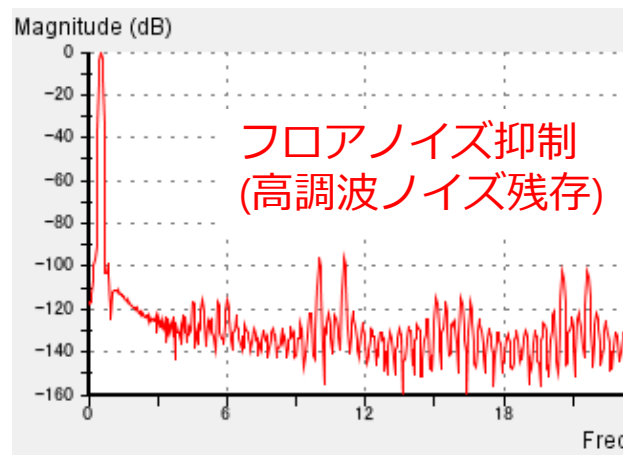
▼ Precisions

Phase Accumulator Precision: 24 bits

Angular Resolution: 16 bits

Magnitude Resolution: 20 bits

Angular Resolution  
16 → 20



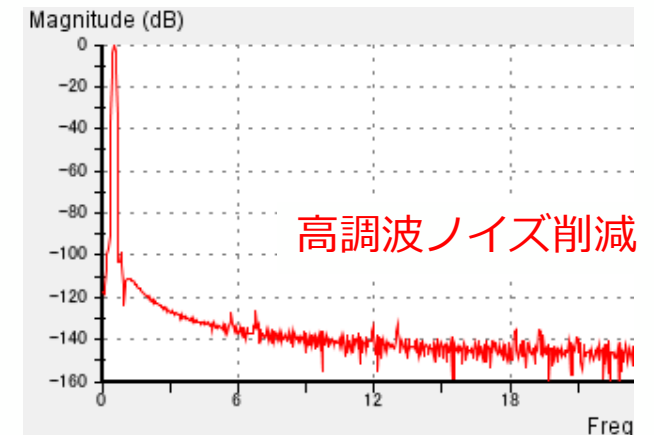
Architecture Frequency Optional Ports

▼ Precisions

Phase Accumulator Precision: 24 bits

Angular Resolution: 20 bits

Magnitude Resolution: 20 bits



### 3. まとめ

# macnica

# まとめ

- NCO IP コアの実出力周波数および周波数分解能はクロック周波数 ( $f_{\text{CLK}}$ ) とアキュムレーター精度 (M) の値に依存します
- NCO IP の設定画面で高調波ノイズ、量子化ノイズ (ノイズフロア) の解析結果が表示されます
- Dither 設定、Angular Resolution、Magnitude Resolution の値を変更することによりノイズの削減が可能です



# macnica

弊社より資料を入手されたお客様におかれましては、下記の使用上の注意を一読いただいた上でご使用ください。

1. 本資料は非売品です。許可なく転売することや無断複製することを禁じます。
2. 本資料は予告なく変更することがあります。
3. 本資料の作成には万全を期していますが、万一ご不明な点や誤り、記載漏れなどお気づきの点がありましたら、弊社までご一報いただければ幸いです。
4. 本資料で取り扱っている回路、技術、プログラムに関して運用した結果の影響については、責任を負いかねますのであらかじめご了承ください。
5. 本資料は製品を利用する際の補助的な資料です。製品をご使用になる場合は、英語版の資料もあわせてご利用ください。